

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-064892
 (43)Date of publication of application : 05.03.1999

(51)Int. Cl. G02F 1/136
 G02F 1/1343

(21)Application number : 09-345826 (71)Applicant : HYUNDAI ELECTRON IND CO LTD
 (22)Date of filing : 01.12.1997 (72)Inventor : LEE SEUNG HEE
 RI SHAKURETSU
 KIM HYANG YUL
 RO HOKEI
 KWON SUN-GIL
 PARK HAE-SUGN

(30)Priority

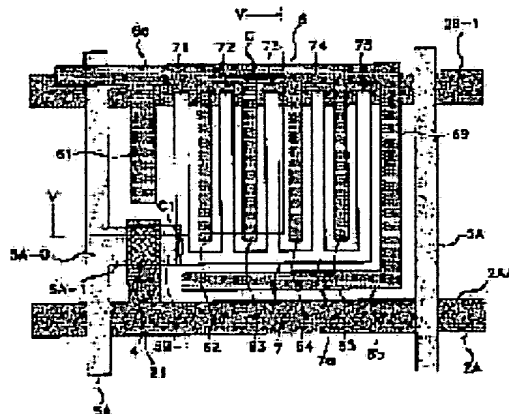
Priority number : 96 9659510 Priority date : 29.11.1996 Priority country : KR

(54) LIQUID CRYSTAL DISPLAY ELEMENT AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To increase a response speed and to improve a light transmittance and an opening ratio by providing many branches on a second counter electrode and a pixel electrode and alternately arranging the branches of the pixel electrode and the branches of the second counter electrode.

SOLUTION: The second counter electrode 6 is provided with a first part 6a orthogonally intersecting with a data line and a second part consisting of many branches 61-65, 69 from the part 6a, and a fringe branch 69 is longer than other branches, and contains a third part 6b. The pixel electrode 7 is constituted of the first part 7a arranged from between the third part 6b and the end parts of the branches in the first direction, and a second part prolonging from the first part 7a toward the first part 6a, between respective branches in the second direction so as to be superimposed on a part of a first counter electrode 2B-1, and constituted of many branches 71-75 separated from the branches at a fixed interval.



LEGAL STATUS

[Date of request for examination] 01.12.1997
[Date of sending the examiner's decision
of rejection]
[Kind of final disposal of application
other than the examiner's decision of
rejection or application converted
registration]
[Date of final disposal for application]
[Patent number] 3114065
[Date of registration] 29.09.2000
[Number of appeal against examiner's
decision of rejection]
[Date of requesting appeal against
examiner's decision of rejection]
[Date of extinction of right]

Copyright (C) ; 1998, 2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-64892

(43) 公開日 平成11年(1999) 3月5日

(51) Int.Cl.⁶

G 0 2 F 1/136
1/1343

識別記号

5 0 0

F I

G 0 2 F 1/136
1/1343

5 0 0

審査請求 有 請求項の数33 F D (全 10 頁)

(21) 出願番号 特願平9-345826

(22) 出願日 平成9年(1997)12月1日

(31) 優先権主張番号 1 9 9 6 P 5 9 5 1 0

(32) 優先日 1996年11月29日

(33) 優先権主張国 韓国 (K R)

(71) 出願人 591024111

現代電子産業株式会社

大韓民国京畿道利川市夫鉢邑牙美里山136-1

(72) 発明者 李 升 熙

大韓民国 京畿道 利川市 倉前洞 49-1 現代アパート 102棟 1206号

(72) 発明者 李 錫 烈

大韓民国 京畿道 安養市 東安区 平安洞 現代アパート 103棟 301号

(74) 代理人 弁理士 斎藤 栄一

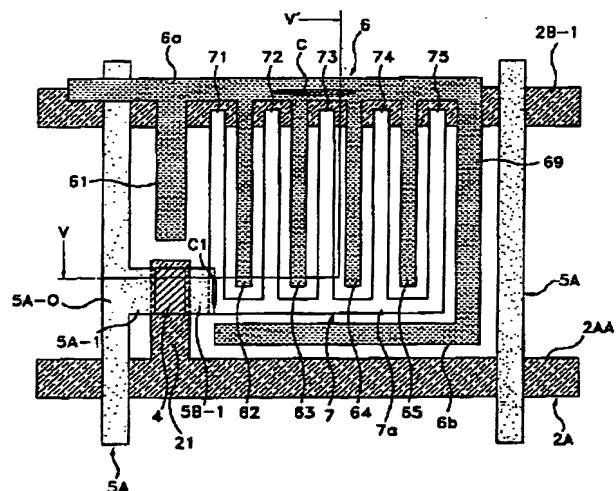
最終頁に続く

(54) 【発明の名称】 液晶表示素子及びその製造方法

(57) 【要約】 (修正有)

【課題】 応答速度と光透過率を向上させ、開口率を増加させた液晶表示素子とその製造方法。

【解決手段】 ゲートライン、垂直にゲートラインと交差するデータライン、透明な物質から形成され、データラインと垂直に交差する第1部分、第1部分からゲートラインに、伸長するブランチから構成された第2部分、ブランチ中の1つは、内部ブランチより長く、残りは短く、ゲートラインと所定距離が離隔され、長いブランチから最も短いブランチと、これに隣接するブランチ間まで伸長する第3部分を備える第1電極、第1電極と同一平面に形成され、第1電極の第3部分と第1電極の第2部分の内部ブランチの間から、第1電極の第3部分に対応する部分まで伸長する第1部分と、第1部分から第1電極の第2部分のブランチ間に伸長するが、カウンター電極の多数のブランチから所定間隔が離隔される、ブランチから構成された第2部分を備えた第2電極を特徴とする。



【特許請求の範囲】

【請求項 1】 第 1 方向に伸長するゲートライン、前記ゲートラインの上面に前記第 1 方向に実質的に垂直の第 2 方向に伸長し、前記のゲートラインと交差するデータライン、

透明な物質から形成され、前記データラインの上部に前記第 1 方向に伸長し、前記データラインと垂直に交差する第 1 部分、該第 1 部分から前記のゲートラインに、前記第 2 方向に伸長する多数のブランチから構成された第 2 部分、前記多数のブランチ中の両外郭のブランチの中の 1 つは、内部ブランチの長さより長く、残りの 1 つは前記内部ブランチより短く、前記ゲートラインと前記第 2 方向に所定距離が離隔され、前記の最も長いブランチの端部から前記第 1 方向に実質的に前記の最も短いブランチと、これに隣接するブランチ間の空間まで伸長する第 3 部分を備える第 1 電極、透明な物質から形成され、前記第 1 電極と同一平面に形成され、前記第 1 電極の第 3 部分と前記第 1 電極の第 2 部分の前記ブランチの端部の間から、前記第 1 方向に実質的に前記第 1 電極の前記第 3 部分の一端に対応する部分から前記第 3 部分の他端に対応する部分まで伸長する第 1 部分と、該第 1 部分から前記第 1 電極の第 2 部分の多数のブランチ間に前記第 2 方向に伸長するが、前記第 1 電極の前記多数のブランチのそれぞれから所定間隔が離隔される多数のブランチから構成された第 2 部分を備えた第 2 電極とを備えることを特徴とする液晶表示素子。

【請求項 2】 前記第 1 電極及び前記第 2 電極中の 1 つはカウンター電極であり、もう 1 つは画素電極であることを特徴とする請求項 1 記載の液晶表示素子。

【請求項 3】 前記第 1 電極のブランチと前記第 2 電極のブランチとの幅比は、約 0.1 乃至 10 であることを特徴とする請求項 1 記載の液晶表示素子。

【請求項 4】 前記第 1 電極及び前記第 2 電極のブランチの幅は、約 4 乃至 8 μm であることを特徴とする請求項 1 記載の液晶表示素子。

【請求項 5】 前記第 2 電極または前記第 1 電極のブランチ幅と、これと隣接する前記第 1 電極または前記第 2 電極のブランチとの距離比が約 0.1 乃至 2 であることを特徴とする請求項 1 記載の液晶表示素子。

【請求項 6】 前記第 1 電極と前記第 2 電極は ITO から構成されることを特徴とする請求項 1 記載の液晶表示素子。

【請求項 7】 前記ゲートラインと同一平面に形成されるが、前記第 1 方向に前記第 2 電極の前記ブランチの端部に重畳して伸長する第 3 電極を更に備えることを特徴とする請求項 1 記載の液晶表示素子。

【請求項 8】 前記第 1 電極と前記第 3 電極は、コンタクトにより連結されることを特徴とする請求項 7 記載の液晶表示素子。

【請求項 9】 前記第 1 及び第 3 電極は第 1 及び第 2 カウンター電極であり、前記第 2 電極は画素電極であることを特徴とする請求項 7 記載の液晶表示素子。

【請求項 10】 前記第 1 及び第 3 電極は第 1 及び第 2 カウンター電極であり、前記第 2 電極は画素電極であることを特徴とする請求項 8 記載の液晶表示素子。

【請求項 11】 前記第 1 電極の最も短いブランチと前記ゲートラインとの間の空間に形成された薄膜トランジスタを更に備えることを特徴とする請求項 1 記載の液晶表示素子。

【請求項 12】 前記薄膜トランジスタは前記データライン、前記ゲートライン及び前記第 1 電極の前記の最も短いブランチに隣接する、前記第 2 電極のブランチに連結されることを特徴とする請求項 11 記載の液晶表示素子。

【請求項 13】 前記第 1 電極及び前記第 2 電極中の 1 つはカウンター電極であり、もう 1 つは画素電極であることを特徴とする請求項 12 記載の液晶表示素子。

【請求項 14】 前記データラインと前記ゲートラインとにより定義された領域から、前記第 1 電極の前記ブランチ及び前記第 3 部分、前記第 3 電極及び前記第 2 電極の前記ブランチにより定義された空間を除外した部分に対応する領域にブラックマトリクスが形成された基板を更に備えることを特徴とする請求項 7 記載の液晶表示素子。

【請求項 15】 基板、該基板の上面に第 1 方向に伸長する第 1 部分と、該第 1 部分から前記第 1 方向に実質的に垂直の第 2 方向に所定部分が突出された第 2 部分を備えたゲートライン、

前記ゲートラインと同一平面で、前記ゲートラインの前記第 1 部分と前記第 2 方向に所定距離が離隔され前記第 1 方向に伸長する第 1 電極、

前記ゲートライン及び前記第 1 電極が形成された結果物の上面に形成されたゲート絶縁膜、

前記ゲートラインの前記第 2 部分が形成された前記ゲート絶縁膜上面の所定部分に形成された半導体層、

前記第 2 方向に伸長し、前記ゲート絶縁層を媒介として前記ゲートラインの前記第 1 部分と交差する第 1 部分と、前記第 1 部分から所定部分が突出され、前記半導体層の一端と所定部分が重畳された第 2 部分を備えたデータライン、

一端が前記半導体層の他端と所定部分が重畳される第 2 電極、

前記データライン及び前記第 2 電極が形成された結果物の上面に形成されるが、前記第 2 電極の一部及び前記第 1 電極の一部が露出されるようにするコンタクトホールを備えた保護膜、

該保護膜が形成された結果物の上面に透明な金属物質から構成され、前記データラインの上部に前記の第 1 方向に伸長し、前記データラインの第 1 部分と垂直に交差す

3

る第1部分、該第1部分から前記ゲートラインに、前記第2方向に伸長する多数のブランチから構成された第2部分、前記多数のブランチの中の両外郭のブランチの1つは、内部ブランチの長さより長く、残りの1つは前記内部ブランチより短く、前記ゲートラインと前記第2方向に所定距離が離隔され、前記最も長いブランチの端部から、前記第1方向に実質的に前記最も短いブランチとこれに隣接するブランチと間の空間まで伸長する第3部分を備える第3電極と、

透明な金属物質から構成され、前記第3電極と同一平面に形成され、前記第3電極の第3部分と前記第3電極の第2部分の、前記内部ブランチの端部間から前記第1方向に実質的に前記第3電極の前記第3部分の一端に対応する部分から前記第3部分の他端に対応する部分まで伸長する第1部分と、該第1部分から前記第3電極の第2部分の多数のブランチ間に前記第2方向に伸長するが、前記第3電極の前記多数のブランチのそれぞれから所定間隔が離隔される多数のブランチから構成された第2部分を備えた第4電極を備えることを特徴とする液晶表示素子。

【請求項16】 前記第1及び第3電極は第1及び第2カウンター電極であり、前記第4電極は画素電極であることを特徴とする請求項15記載の液晶表示素子。

【請求項17】 前記第2電極はドレイン、前記ゲートラインの前記第2部分はゲート、前記半導体層はチャンネル及び、前記データラインの前記第2部分はソースを形成し薄膜トランジスタを構成することを特徴とする請求項15記載の液晶表示素子。

【請求項18】 第1方向に伸長するゲートライン、及び前記ゲートラインの上面に前記第1方向に実質的に垂直の前記第2方向に伸長し、前記ゲートラインと交差するデータラインを備えた液晶表示素子の製造方法において、

透明な物質から構成され、前記データラインの上部に前記の第1方向に伸長して前記データラインと交差する第1部分、該第1部分から前記ゲートラインに、前記第2方向に伸長する多数のブランチから構成された第2部分、前記多数のブランチの中の両外郭のブランチの中の1つは、内部ブランチの長さより長く、残りの1つは前記内部ブランチより短く、前記ゲートラインと前記第2方向に所定距離が離隔され、前記最も長いブランチの端部から、前記第1方向に実質的に前記最も短いブランチと、これに隣接するブランチ間の空間まで伸長する第3部分を備える第1電極と、透明な物質から構成され、前記第1電極と同一平面に形成され、前記第1電極の第3部分と前記第1電極の第2部分の前記ブランチの端部間から、前記第1方向に実質的に前記第1電極の前記第3部分の一端に対応する部分から前記第3部分の他端に対応する部分まで伸長する第1部分と、その前記第1部分から前記第1電極の第2部分の多数のブランチ間に前

4

記第2方向に伸長するが、前記第1電極の前記多数のブランチのそれぞれから所定間隔が離隔される多数のブランチから構成された第2部分を備えた第2電極を同時に形成することを特徴とする液晶表示素子の製造方法。

【請求項19】 前記第1電極及び前記第2電極中の1つはカウンター電極であり、もう1つは画素電極であることを特徴とする請求項18記載の液晶表示素子の製造方法。

【請求項20】 前記ゲートラインを形成する時、前記ゲートラインと同一平面に前記第1方向に、前記第2電極の前記ブランチの端部に重畳するように伸長する第3電極を形成する段階を更に備えることを特徴とする請求項18記載の液晶表示素子の製造方法。

【請求項21】 前記第3電極の形成段階の後、前記第3電極が形成された結果物の上面に絶縁層と保護膜とを連続的に形成する段階及び、前記絶縁層及び保護膜の所定部分を蝕刻してコンタクトホールを形成する段階を更に備え、前記第1電極と前記第3電極とが連結されることを特徴とする請求項18記載の液晶表示素子の製造方法。

【請求項22】 前記第1及び第3電極は第1及び第2カウンター電極であり、前記第2電極は画素電極であることを特徴とする請求項21記載の液晶表示素子の製造方法。

【請求項23】 前記第1電極のブランチと前記第2電極のブランチとの幅比は、0.1乃至1.0であることを特徴とする請求項18記載の液晶表示素子の製造方法。

【請求項24】 前記第1電極及び第2電極のブランチの幅は、約4乃至8 μ mであることを特徴とする請求項18記載の液晶表示素子の製造方法。

【請求項25】 前記第2電極または前記第1電極のブランチ幅と、これと隣接する前記第1電極または前記第2電極のブランチとの距離比は、約0.1乃至2であることを特徴とする請求項18記載の液晶表示素子の製造方法。

【請求項26】 前記第1電極と前記第2電極はITOから構成されることを特徴とする請求項18記載の液晶表示素子の製造方法。

【請求項27】 基板を備える段階、
前記基板の上面に第1方向に伸長する第1部分と、該第1部分から前記第1方向に実質的に垂直の第2方向に所定部分が突出された第2部分を備えたゲートラインと、前記ゲートラインと前記第2方向に所定距離が離隔され前記第1方向に伸長する第1電極を同時に形成する段階、

結果物の上面にゲート絶縁膜を形成する段階、
前記ゲートラインの前記第2部分が形成された前記ゲート絶縁膜上面の所定部分に半導体層を形成する段階、
前記第2方向に伸長し、前記ゲート絶縁層を媒介として前記ゲートラインと交差する第1部分と、該第1部分が

5

ら所定部分が突出され、前記半導体層の一端と所定部分が重畳された第2部分を備えたデータラインと、一端が前記半導体層の他端と所定部分が重畳される第2電極を同時に形成する段階、

結果物の上面に保護膜を形成する段階、

前記第2電極の一部及び前記第1電極の一部が露出されるように、それぞれ前記保護膜及び前記の保護膜とゲート絶縁層を蝕刻する段階、

結果物の上面に透明な金属物質を蒸着しパターニングし、前記データラインの上部から前記第1方向に伸長し、前記データラインと垂直に交差する第1部分、前記の第1部分から前記のゲートラインに前記第2方向に伸長する、多数のブランチから構成された第2部分、前記多数のブランチの中の両外郭のブランチの1つは、内部ブランチの長さより長く、残りの1つは前記内部ブランチより短く、前記ゲートラインと前記第2方向に所定距離が離隔され、前記最も長いブランチの端部から、前記第1方向に実質的に前記最も短いブランチとこれに隣接するブランチ間の空間まで伸長する第3部分を備える第3電極と、透明な物質から構成され、前記第3電極と同一平面に形成され、前記第3電極の第3部分と前記第3電極の第2部分の、前記ブランチの端部間から前記第1方向に、実質的に前記第3電極の前記第3部分に対応する部分まで伸長する第1部分と、該第1部分から前記第3電極の第2部分の多数のブランチ間に前記第2方向に伸長するが、前記第3電極の前記多数のブランチのそれぞれから所定間隔が離隔される多数のブランチから構成された第2部分を備えた第4電極を同時に形成する段階を順次的に備えることを特徴とする液晶表示素子の製造方法。

【請求項28】 前記第1及び第3電極は第1及び第2カウンター電極であり、前記第4電極は画素電極であることを特徴とする請求項27記載の液晶表示素子の製造方法。

【請求項29】 前記第2電極はドレイン、前記ゲートラインの前記第2部分はゲート、前記半導体層はチャンネル及び前記データラインの前記第2部分は、ソースを形成して薄膜トランジスタを構成することを特徴とする請求項27記載の液晶表示素子の製造方法。

【請求項30】 前記第3電極及び第4電極はITOから構成されることを特徴とする請求項27記載の液晶表示素子の製造方法。

【請求項31】 前記データラインと前記第2電極は、アルミニウム、チタニウム、タンタリウム、クロム、及びそれらの組合から構成された群で選択されたいずれか1つから構成されることを特徴とする請求項27記載の液晶表示素子の製造方法。

【請求項32】 前記データラインと前記第2電極はアルミニウム、チタニウム、タンタリウム、クロム、及びそれらの組合から構成された群で選択されたいずれか

6

1つから構成されることを特徴とする請求項30記載の液晶表示素子の製造方法。

【請求項33】 前記ゲート絶縁層は前記データライン及び前記第2電極を形成する金属を酸化して形成することを特徴とする請求項27記載の液晶表示素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示素子およびその製造方法に関するものであり、特に応答速度、透過率及び開口率を向上した液晶表示素子及びその製造方法に関する。

【0002】

【従来の技術】一般的に液晶表示素子はテレビ、グラフィックディスプレイ等を構成し、特にアクティブマトリクス型の液晶表示装置は、高速応答特性を有し、多い画素数が要求される表示装置に適合し、高画質画面の大型化を具現することに大きく寄与している。このような液晶表示素子は、透明な1セットのガラス基板、1つのガラス基板に形成される薄膜トランジスタと画素電極、他の1つの基板に形成されたカラーフィルターとカウンター電極とから構成され、1セットのガラス基板間には液晶物質が封入される。

【0003】最近よく利用される液晶は、光学特性が優れたツイストネマチックモード液晶であるが、ツイストネマチックモード液晶は90°の回転角度を有しているので、電圧無印加時に液晶分子が上下のガラス基板面に平行に配列され、両側の基板で配列方向が90°変化されるように配列される。電圧印加時に、電界は対向する両基板面に垂直に形成され、電界に沿って液晶分子が配列される。ところが、このようなTN構造の液晶表示素子は、液晶分子のすべてが一方方向のみに配列されるので、視野角が狭いという問題がある。広い視野角を確保するための多様な技術が提案され、その中の一つがIPS(In-Plane Switching)モード液晶表示素子である。IPSモード液晶表示素子は、上部基板に形成されたカウンター電極を、画素電極が形成される下部ガラス基板に形成することにより、画素電極とカウンター電極間に基板と平行な電界を形成させる。

【0004】図1及び図2に示すように、IPSモード液晶表示素子は、下部基板1の上面に形成され、前記の下部基板の上部に映像情報を走査するための行方向のゲートライン2A、該ゲートライン2Aと同一平面で所定距離が離隔され配置されたカウンター電極2B、ゲートライン及びカウンター電極が形成された上面に形成されたゲート絶縁膜3、前記ゲート絶縁膜を媒介として、前記ゲートライン上部で前記ゲートラインと垂直に交差しつつ単位画素領域を限定する列方向のデータライン5A、前記ゲート絶縁膜を媒介として、前記カウンター電極2Bの上部の前記データラインと同一平面で、前記カ

ウンター電極の一部と重畳5BA、5BBされる画素電極5Bを備える。前記カウンター電極2Bは、前記ゲートライン2Aと平行な第1部分2BA及び第2部分2BC、前記第1部分2BAの中央部分で前記第2部分2BCの中央部分間で、前記第1及び第2部分と垂直に配置された第3部分2BBから構成される。前記画素電極5Bは、前記ゲートライン2A進行方向に同一な長さで配置される1セットの第1部分及び第2部分5BA、5BB、前記データラインの配置方向に前記1セットの第1部分及び第2部分のそれぞれの端部間に連結された第3及び第4部分5BC、5BD及び、前記第3部分5BCで前記のデータラインと平行に突出された第5部分5BEから構成される。

【0005】前記カウンター電極2Bの中で、前記画素電極5Bと重畳される第1部分及び第2部分2BA、2BCは、キャパシタを形成して液晶を一定時間の間維持するための補助容量の役割をし、画素電極5Bとゲートライン2Aとが重畳される画素電極の第5部分5BEの一端は、薄膜トランジスタのドレインの役割をする。一方、前記ゲート絶縁膜上面の所定部分に形成される半導体層4は、薄膜トランジスタのチャンネルの役割をし、データライン5Aの一端は、ゲートライン2A上に形成された半導体層4の所定部分と重畳され、薄膜トランジスタのソースの役割をする。ここにおいて、ゲートラインとカウンター電極とはアルミニウム、チタニウム、タンタリウム、クロム、及びそれらの組合から構成された群で選択されたいずれか1つの金属から形成され、ゲート絶縁膜は前記の金属膜の酸化や、二重絶縁層を形成することにより獲得され、カウンター電極を形成した金属の中の1つを蒸着、パターニングし、データラインと画素電極とを形成する。

【0006】このようなIPSモード液晶表示素子は、図2に示す断面図から明らかなように、画素電極とカウンター電極間に、これが形成された平面に平行な電界F1が形成される。ところが、画素電極とカウンター電極とは四角形であり、この電極を角部分では、縁効果により放物線の電界F2が現れる。液晶分子は電界に沿って配列されるので、電界F1によっては液晶分子の長軸が基板に平行であるが、電界F2によっては領域8の液晶分子の長軸が基板に対して一定した傾斜角を有するので、電極5BC、2BC、5BBの上面で長軸が基板に対して垂直の液晶分子は、入力される電圧に対してもスムーズに動作しないので、応答速度が遅く光透過率も低下する。

【0007】例えば、画素電極とカウンター電極間の間隔が210 μ m、画素電極またはカウンター電極幅が20 μ m、液晶分子が水平軸に対して22°傾き、画素電極が8Vの電圧が印加された場合の透過率は図3のとおりである。Xは、下部基板の電圧印加による透過率であり、Yは画素電極とカウンター電極とを有する下部基板

からの液晶層の高さを示したものである。電圧印加後、100ms経過した後は、約38%の透過率を示し、その以前は透過率がほとんど30%以下である。また、画素電極とカウンター電極とが不透明金属から形成されるので、この部分における透過率はほぼ0に近いので、液晶表示素子の開口率が少なくなる短所がある。

【0008】

【発明が解決しようとする課題】従って、本発明の目的は、印加された電圧に対する応答速度及び光透過率を向上させた液晶表示素子及びその製造方法を提供することにある。本発明の他の目的は、開口率を増加させた液晶表示素子及びその製造方法を提供することにある。

【0009】

【課題を解決するための手段】前記目的を達成するため、本発明の液晶表示素子は、第1方向に伸長するゲートライン、前記ゲートラインの上面で前記第1方向に実質的に垂直の第2方向に伸長し、前記ゲートラインと交差するデータライン、透明な物質から形成され、前記データラインの上部で前記第1方向に伸長し、前記データラインと垂直に交差する第1部分、該第1部分から前記ゲートラインに前記第2方向に伸長する多数のブランチから構成された第2部分、前記多数のブランチの中の両外郭のブランチの中の1つは、内部ブランチの長さより長く、残りの1つは前記内部ブランチより短く、前記ゲートラインと前記第2方向に所定距離が離隔され、前記最も長いブランチの端部で、前記第1方向に実質的に前記最も短いブランチと、これに隣接するブランチ間の空間まで伸長する第3部分を備える第1電極、透明な物質から形成され、前記第1電極と同一平面に形成され、前記第1電極の第3部分と前記第1電極の第2部分の前記ブランチの端部間から、前記第1方向に実質的に前記第1電極の前記第3部分の一端に対応する部分から前記第3部分の他端に対応する部分まで伸長する第1部分と、前記第1部分から、前記第1電極の第2部分の多数のブランチ間に前記第2方向に伸長するが、前記第1電極の前記多数のブランチのそれぞれから所定間隔が離隔される多数のブランチから構成された第2部分を備えた第2電極を備える。前記第1電極のブランチと前記第2電極のブランチとの幅比は0.1乃至1.0とし、前記第1電極及び第2電極のブランチ幅は4乃至8 μ mが好ましい。また、前記第2電極または前記第1電極のブランチ幅と、これと隣接する前記第1電極または前記第2電極のブランチとの距離比は、0.1乃至2であり、第2電極のブランチ数は5個であり、前記第1電極と前記第2電極はITOから構成される。ここにおいて第1電極はカウンター電極、第2電極は画素電極であることもあり、これと反対の場合もあり得る。

【0010】また、本発明の液晶表示素子は、前記ゲートラインと同一平面に形成されるが、前記第1方向に前記第2電極の前記ブランチの端部に重畳して伸長する第

3 電極を更に備えて重畳された部分で補助容量を形成し、前記第 1 電極と前記第 3 電極がコンタクトにより連結され得る。その上に、本発明の他見地により、前記第 1 電極の最も短いブランチと前記ゲートライン間の空間に形成された薄膜トランジスタを更に備え、前記の薄膜トランジスタは前記データライン、前記ゲートライン及び前記カウンター電極の前記最も短いブランチに隣接する前記第 2 電極のブランチに連結される。また、本発明の液晶表示素子は、前記データラインと前記ゲートラインにより定義された領域から、前記第 1 電極の前記ブランチ及び前記第 3 部分、前記第 3 電極及び前記第 2 電極の前記ブランチにより定義された空間を除いた部分に対応する空間にブラックマトリクスが形成された基板を更に備えることができる。ここにおいて、第 1 及び第 3 電極はカウンター電極であり、第 2 電極は画素電極の場合もあり得る。

【0011】また、本発明の液晶表示素子は、基板、該基板の上面に第 1 方向に伸長する第 1 部分と、該第 1 部分から前記第 1 方向に実質的に垂直の第 2 方向に所定部分が突出された第 2 部分を備えたゲートライン、前記ゲートラインと同一平面で前記ゲートラインの前記第 1 部分と、前記第 2 方向に所定距離が離隔され前記第 1 方向に伸長する第 1 カウンター電極、前記ゲートライン及び前記第 1 カウンター電極が形成された結果物の上面に形成されたゲート絶縁膜、前記ゲートラインの前記第 2 部分が形成された前記ゲート絶縁膜の上面の所定部分に形成された半導体層、前記第 2 方向に伸長し、前記ゲート絶縁層を媒介として前記ゲートラインの前記第 1 部分と交差する第 1 部分と、前記第 1 部分から所定部分が突出され、前記半導体層の一端と所定部分が重畳された第 2 部分を備えたデータライン、一端が前記半導体層の他端と所定部分が重畳されるドレーン領域、前記データライン及び前記ドレーン領域が形成された結果物の上面に形成されるが、前記ドレーン領域の一部及び前記第 1 カウンター電極の一部が露出されるようにするコンタクトホールを備えた保護膜、前記の保護膜が形成された結果物の上面に透明な金属物質から構成され、前記データラインの上部から前記第 1 方向に伸長し、前記データラインの第 1 部分と垂直に交差する第 1 部分、前記第 1 部分から前記のゲートラインに、前記第 2 方向に伸長する多数のブランチから構成された第 2 部分、前記多数のブランチの中の両外郭のブランチの 1 つは、内部ブランチの長さより長く、残りの 1 つは前記内部ブランチより短く、前記ゲートラインと前記第 2 方向に所定距離が離隔され、前記最も長いブランチの端部から、前記第 1 方向に実質的に前記最も短いブランチと隣接するブランチ間の空間まで伸長する第 3 部分を備える第 2 カウンター電極と、透明な金属物質から構成され、前記第 2 カウンター電極と同一平面に形成され、前記第 2 カウンター電極の第 3 部分と前記第 2 カウンター電極の第 2 部分の、前記

ブランチの端部間から前記第 1 方向に実質的に前記第 2 カウンター電極の前記第 3 部分の一端に対応する部分から前記第 3 部分の他端に対応する部分まで伸長する第 1 部分と、前記第 1 部分から前記第 2 カウンター電極の第 2 部分の多数のブランチ間に前記第 2 方向に伸長するが、前記第 3 電極の前記多数のブランチのそれぞれから所定間隔が離隔される多数のブランチから構成された第 2 部分を備えた画素電極を備える。

【0012】本発明の目的を達成するために、本発明液晶表示素子の製造方法は、第 1 方向に伸長するゲートライン、及び前記ゲートラインの上面から前記第 1 方向に実質的に垂直の前記第 2 方向に伸長し、前記ゲートラインと交差するデータラインを備えた液晶表示素子の製造方法は、透明な物質から構成され、前記データラインの上部から前記第 1 方向に伸長して前記データラインと交差する第 1 部分、前記第 1 部分から前記ゲートラインに、前記第 2 方向に伸長する多数のブランチから構成された第 2 部分、前記多数のブランチの中の両外郭のブランチの中の 1 つは、内部ブランチの長さより長く、残りの 1 つは前記内部ブランチより短く、前記ゲートラインと前記第 2 方向に所定距離が離隔され、前記最も長いブランチの端部から、前記第 1 方向に実質的に前記最も短いブランチと、これに隣接するブランチ間の空間まで伸長する第 3 部分を備える第 1 電極と、透明な物質から構成され、前記カウンター電力と同一平面に形成され、前記カウンター電極の第 3 部分と前記第 1 電極の第 2 部分の前記ブランチの端部間から、前記第 1 方向に実質的に前記第 1 電極の前記第 3 部分の一端に対応する部分から前記第 3 部分の他端に対応する部分まで伸長する第 1 部分と、前記第 1 部分から前記第 1 電極の第 2 部分の多数のブランチ間に前記第 2 方向に伸長するが、前記第 1 電極の前記多数のブランチのそれぞれから所定間隔が離隔される多数のブランチから構成された第 2 部分を備えた第 2 電極を同時に形成する。ここにおいて、前記第 1 電極のブランチと前記第 2 電極のブランチ幅比は、0.1 乃至 1.0 であり、前記第 1 電極及び第 2 電極のブランチは 4 乃至 8 μm であり、前記第 2 電極または前記第 1 電極のブランチ幅と、これと隣接する前記第 1 電極または前記第 2 電極のブランチとの距離比は、0.1 乃至 2 であることが好ましい。また前記第 1 電極と前記第 2 電極は ITO から構成する。前記の第 1 電極はカウンター電極であり、第 2 電極は画素電極であることもあり、またこれと反対の場合もあり得る。

【0013】また、本発明は、前記ゲートラインを形成する時、前記ゲートラインと同一平面に前記第 1 方向に、前記第 2 電極の前記ブランチ等の端部に重畳して伸長する第 3 電極を形成することができ、前記第 3 電極形成段階の後、前記第 3 電極が形成された結果物の上面に絶縁層と保護膜とを形成する段階及び、前記絶縁層及び保護膜の所定部分を蝕刻してコンタクトホールを形成す

る段階を更に備えて、前記第1電極と前記の第3電極とが連結されるようにする。ここにおいて、前記第1及び第3電極は第1及び第2カウンター電極であり、前記第2電極は画素電極から構成する。

【0014】また、本発明の液晶表示素子の製造方法は、基板を備える段階、前記基板の上面に第1方向に伸長する第1部分と、前記第1部分から前記第1方向に実質的に垂直の第2方向に所定部分が突出された第2部分を備えたゲートラインと、前記ゲートラインと前記第2方向に所定距離が離隔され前記第1方向に伸長する第1カウンター電極を同時に形成する段階、結果物の上面にゲート絶縁膜を形成する段階、前記ゲートラインの前記第2部分が形成された前記ゲート絶縁膜上面の所定部分に半導体層を形成する段階、前記第2方向に伸長し、前記ゲート絶縁層を媒介として前記ゲートラインと交差する第1部分と、前記第1部分から所定部分が突出され、前記半導体層の一端と所定部分が重畳された第2部分を備えたデータラインと一端が、前記半導体層の他端と所定部分が重畳されるドレーン領域を同時に形成する段階、結果物の上面に保護膜を形成する段階、前記ドレーン領域の一部及び前記第1電極の一部が露出されるように、それぞれ前記保護膜及び前記保護膜と絶縁層を蝕刻する段階、結果物の上面に透明な金属物質を蒸着しパターンニングし、前記データラインの上部から前記第1方向に伸長し、前記データラインと垂直に交差する第1部分、前記第1部分から前記ゲートラインに前記第2方向に伸長する多数のブランチから構成された第2部分、前記多数のブランチの中の両外郭のブランチの1つは、内部ブランチの長さより長く、残りの1つは前記内部ブランチより短く、前記ゲートラインと前記第2方向に所定距離が離隔され、前記最も長いブランチの端部から、前記第1方向に実質的に前記最も短いブランチとこれに隣接するブランチ間の空間まで伸長する第3部分を備える第2カウンター電極と、透明な物質から構成され、前記第2カウンター電極と同一平面に形成され、前記第2カウンター電極の第3部分と前記第2カウンター電極の第2部分の、前記ブランチの端部間から前記第1方向に実質的に前記第2カウンター電極の前記第3部分の一端に対応する部分から前記第3部分の他端に対応する部分まで伸長する第1部分と、前記第1部分から前記第3電極の第2部分の多数のブランチ間に前記第2方向に伸長するが、前記第2カウンター電極の前記多数のブランチのそれぞれから所定間隔が離隔される多数のブランチから構成された第2部分を備えた画素電極を同時に形成する段階を順次的に備える。

【0015】ここにおいて、ドレーン領域と共に、前記ゲートラインの前記第2部分、前記半導体層及び、前記データラインの前記第2部分が薄膜トランジスタを構成し、第2カウンター電極と画素電極はITOから構成され、前記データラインと前記のドレーン領域は、アルミ

ニウム、チタニウム、タンタリウム、クロム、及びそれらの組合から構成された群で選択されたいずれか1つから構成され、前記絶縁層は前記データライン及び、前記ドレーン領域を形成する金属を酸化して形成される。

【0016】第2カウンター電極と画素電極を透明な物質から形成し、これが相互に隣接する多数のブランチを有しているので、電極パターンの縁上部で放物線電界が形成されず、前記第2カウンター電極と前記画素電極が形成された基板面に平行な電界が形成され、印加電圧に対する応答速度が向上され、透過率及び開口率が増加する。また、第2カウンター電極の下部に第1カウンター電極が形成され、このカウンター電極が電氣的に連結され、カウンター電極の信号伝達の遅延を防止することにより、応答速度を更に向上させ得る。

【0017】

【発明の実施の形態】以下、添付図面を参照して本発明の実施の形態を説明する。

【0018】図4及び図5を参照すると、下部基板1の上面にゲートライン2Aと第1カウンター電極2B-1が配置される。前記第1カウンター電極2B-1は第1方向に配置され、前記ゲートライン2Aは、前記第1カウンター電極と所定距離が離隔され前記第1方向に伸長する第1部分2AAと、前記第1部分2AAから前記第1カウンター電極2B-1に、前記第1方向に垂直の第2方向に所定距離伸長する第2部分21とから構成され、前記ゲートラインの第2部分の一端は、薄膜トランジスタのゲートの役割する。前記第1カウンター電極2B-1とゲートライン2Aが形成された結果物の前面に、以降に形成される電極との絶縁のためにゲート絶縁膜3が配置され、前記ゲート部分のゲート絶縁膜の所定部分に半導体層4が配置される。前記半導体層4は非晶質シリコンから構成される。また、前記ゲート絶縁膜3の上面には、前記第1カウンター電極2B-1と前記ゲートライン2Aと垂直に交差しつつ、前記第2方向に伸長するデータ電極5Aが配置される。前記データ電極は、前記第2方向に伸長する第1部分5A-0と、前記第1方向に突出され前記半導体層4の一端部と重畳される第2部分5A-1とから構成される。前記第2部分5A-1の中の半導体層の一端部と重畳される部分は、薄膜トランジスタのソースの役割をする。前記半導体層4の他端部は、電極5B-1の一端部と重畳される。前記電極5B-1は、薄膜トランジスタのドレーンの役割をする。データラインが形成された結果物の上面に、第2カウンター電極6と画素電極7とを配置する。

【0019】前記第2カウンター電極6は第1方向に伸長しつつ、前記第1カウンター電極2B-1と重畳し、前記のデータラインとは垂直に交差する第1部分6a、前記第1部分6aから前記第2方向に所定距離伸長される多数のブランチ(61、62、63、64、65、69)からなる第2部分を備え、前記多数のブランチの中

の両側の外郭ブランチの中の1つ61は、内部の他のブランチよりその長さが短く、外郭の残りの1つ69は、内部の他ブランチより長い。また、前記第2カウンター電極6は、最も長いブランチ69の一端から、前記の最も短いブランチと隣接したブランチの間まで前記の第1部分6aと平行に配置される第3部分6bを更に含む。第1カウンター電極2B-1と第2カウンター電極6はコンタクトCを通して連結され、カウンター電極の信号伝達の遅延を防止する。一方、画素電極7は、前記第2カウンター電極6の第3部分6bと前記第2カウンター電極のブランチの端部の間から、実質的に前記第2カウンター電極の第3部分6bの一端に対応する部分から前記第3部分の他端に対応する部分まで前記第1方向に配置される第1部分7aと、前記第1部分7aから前記第2カウンター電極6の第1部分6aに、前記第2カウンター電極6の多数のブランチのそれぞれの間に、前記第1カウンター電極の一部と重畳されるように第2方向に伸長し、前記第2カウンター電極のブランチから一定した間隔が離隔される多数のブランチ(71、72、73、74、75)から構成される第2部分から構成される。前記画素電極は、コンタクトC1を通して薄膜トランジスタのドレーン5B-1に連結される。前記画素電極のブランチの一端と前記第1カウンター電極が重畳されて補助容量を形成する。

【0020】ここにおいて、第2カウンター電極6及び画素電極7のブランチの幅は、第2カウンター電極の両外郭のブランチを除外して同一であり、単位画素の大きさによりブランチ数が調節され得る。好ましくは、第2カウンター電極及び画素電極のブランチ幅は4 μ m乃至8 μ mであり、画素電極のブランチと第2カウンター電極のブランチ幅比は約0.1乃至1.0程度であり、画素電極のブランチ幅とブランチ間比は0.1乃至2程度に設計する。

【0021】次は、本発明の液晶表示素子の製造方法の実施の形態を説明する。

【0022】透明な下部ガラス基板1の上面にアルミニウム、チタニウム、タンタリウム、クロム、及びそれらの組合らから構成された群で選択されたいずれか1つの金属を蒸着し、図4に示すようにパターンニングし、ゲートライン2Aと第1カウンター電極2B-1を形成する。次に、以降に形成される金属線との絶縁のために、ゲート絶縁膜3を結果物の前面に塗布する。ゲート絶縁膜3は2層の絶縁層に形成されるかまたは、ゲートラインまたは第1カウンター電極を形成する金属を陽極酸化することができる。ゲート絶縁膜3の上部には、非晶質シリコンを蒸着し、ゲートラインの第2部分21の一部に半導体層4を形成する。結果物の上面にアルミニウム、チタニウム、タンタリウム、クロム、及びそれらの組合せから構成された群で選択されたいずれか1つの金属を蒸着しパターンニングして、半導体層4の一端と重畳

して、薄膜トランジスタのソース役割をする部分5A-1を含むデータライン5Aと、前記半導体層4の他端と重畳されるドレーン電極5B-1を形成する。結果物の前面に保護膜31を蒸着し、保護膜31または保護膜31とゲート絶縁層3とを蝕刻し、ドレーン電極5B-1と第1カウンター電極2B-1の所定部分が露出されるようにコンタクトC、C1を形成する。以降、ITOのような透明な物質を所定の厚さで蒸着してから、図4の構造を有する画素電極7及び第2カウンター電極6を形成する。

【0023】図6は図4で電極が形成された下部基板と合着される上部基板の電極構造の平面図で、下部基板1に対応する上部基板には、データライン5Aとゲートライン2Aとにより定義された領域で、前記第2カウンター電極6のブランチ(61、62、63、64、65)及び前記第3部分6b、第1カウンター電極2B-1及び画素電極7のブランチ(71、72、73、74、75)により定義された空間を除外した部分に対応する部分にブラックマトリクス101が形成され、ブラックマトリクス101により囲まれた部分は、カラーフィルター102が形成される。上部基板と下部基板に所定の電極とカラーフィルターが完成されてから両基板は合着され、それにより形成された空間には例えば、流電率異方性が陰であり、流動粘度が常温で1乃至100cPであり、液晶分子の水平側が22°曲がった性質を有している液晶が封入される。

【0024】図7は、本実施の形態による液晶表示素子に一定した電圧が印加された時の透過率と応答速度を示しているが、Yは下部基板1の断面を概略的に示しており、Xは電圧印加に対する応答時間による透過率を示す。50msの場合約40%以上の透過率を示すので、従来の液晶表示素子に比較して応答速度が増加したことが分かる。

【0025】

【発明の効果】以上説明したように本発明によると、第2カウンター電極と画素電極とが、多数のブランチを有し、画素電極のブランチと第2カウンター電極のブランチとが交替に配置されこのパターンが微細である。すなわち、各ブランチ間の距離が狭いので、ブランチパターンの縁で形成される電界は、ほぼ直線すなわち下部基板に平行な電界として形成される。また、画素電極とカウンター電極との電界に沿って配列される液晶分子の動きが速くなり、液晶表示素子の応答速度が増加する。また、画素電極と第2カウンター電極のすべてが、透明な金属物質から形成されたので、光透過率及び開口率が顕著に改善される、などの効果を奏する。

【図面の簡単な説明】

【図1】従来のIPSモードの液晶表示素子の下部基板に形成された電極構造の平面図である。

【図2】図1のII-II'を切断した断面図である。

【図3】従来の液晶表示素子に電圧を印加する時の透過率を示す図面である。

【図4】本発明による液晶表示素子の下部基板に形成された電極構造の平面図である。

【図5】図4のV-V'を切断した断面図である。

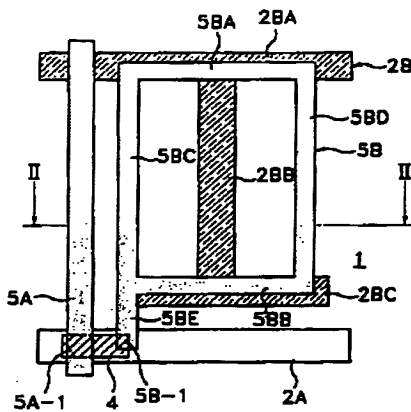
【図6】図4の電極が形成された下部基板と合着される上部基板の電極構造の平面図である。

【図7】本発明による液晶表示素子に電圧を印加する場合透過率が増加することを示す図面である。

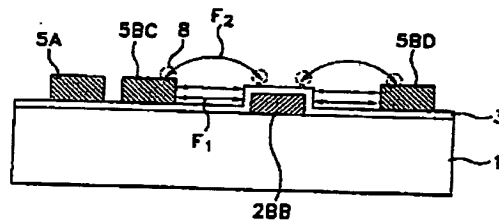
【符号の説明】

- 1 下部基板
- 2 A ゲートライン
- 2 B-1 第1カウンター電極
- 3 絶縁膜
- 4 半導体層
- 5 A データ電極
- 6 第2カウンター電極
- 7 画素電極
- 3 1 保護膜
- 10 1 0 1 ブラックマトリクス

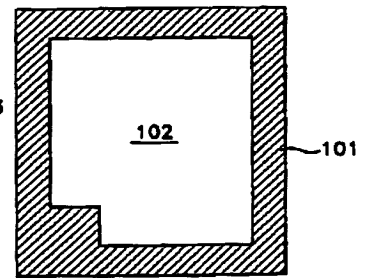
【図1】



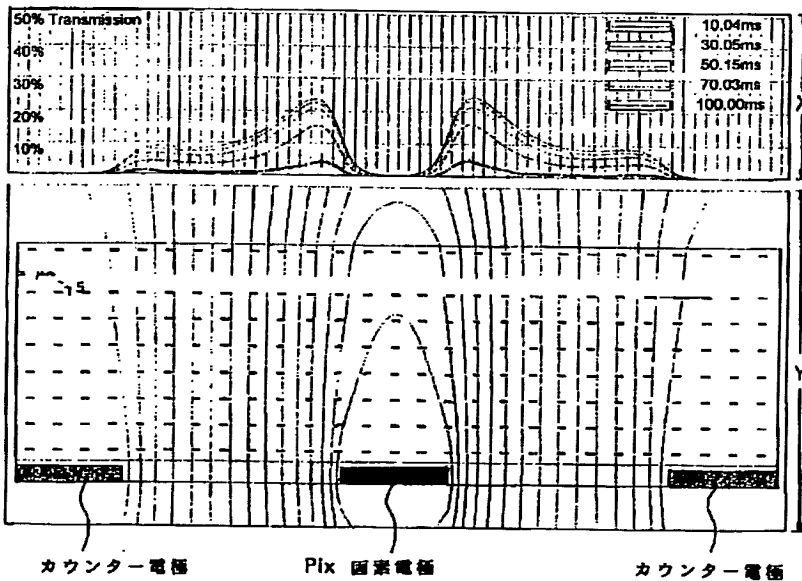
【図2】



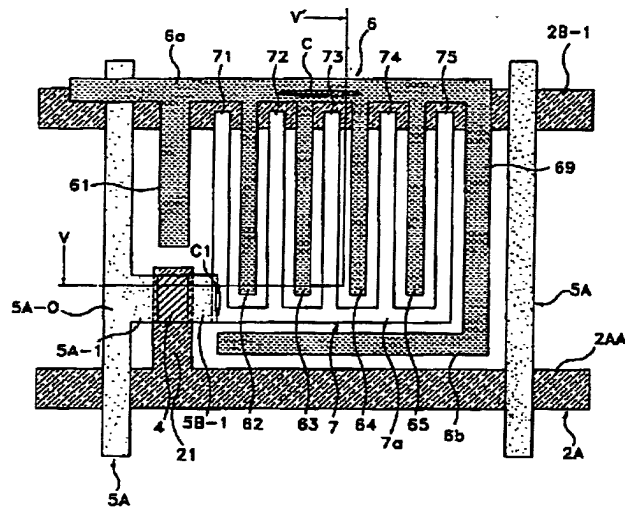
【図6】



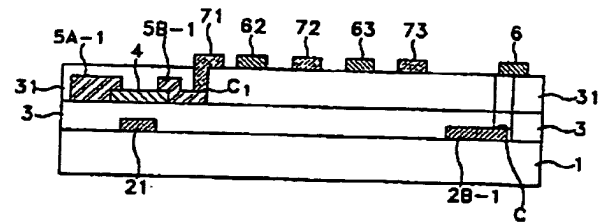
【図3】



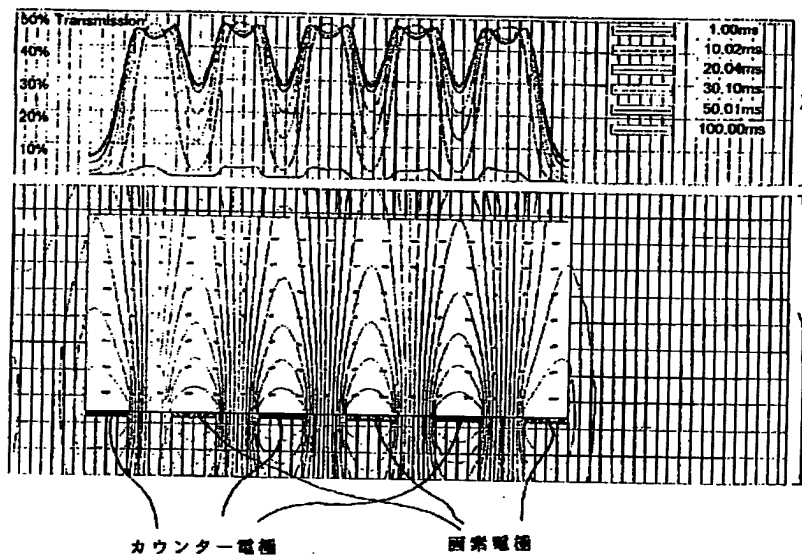
【図4】



【図5】



【図7】



フロントページの続き

(72)発明者 金香 律

大韓民国 京畿道 利川市 大月面 邑東
里 遊呼アパート A棟 406号

(72)発明者 盧 鳳 奎

大韓民国 京畿道 水原市 長安区 迎華
洞 407-16

(72)発明者 権 純 吉

大韓民国 京畿道 水原市 八達区 毎月
4洞 810-3 三星1次アパート 3棟
811号

(72)発明者 朴 海 成

大韓民国 ソウル江東区 遁村1洞 住公
アパート 233棟 502号